

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP2006/305131

International filing date: 15 March 2006 (15.03.2006)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2005-088828
Filing date: 25 March 2005 (25.03.2005)

Date of receipt at the International Bureau: 13 April 2006 (13.04.2006)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

PCT/JP2006/305131
48571

24.3.2006

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出願年月日
Date of Application: 2005年 3月25日

出願番号
Application Number: 特願2005-088828

パリ条約による外国への出願
に用いる優先権の主張の基礎
となる出願の国コードと出願
番号

The country code and number
of your priority application,
to be used for filing abroad
under the Paris Convention, is

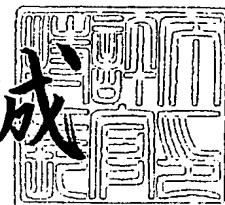
J P 2 0 0 5 - 0 8 8 8 2 8

出願人
Applicant(s): ヤマハ株式会社

2006年 3月 9日

特許庁長官
Commissioner,
Japan Patent Office

中嶋誠



出証番号 出証特2006-3017033

【書類名】 特許願
【整理番号】 C33044
【提出日】 平成17年 3月25日
【あて先】 特許庁長官 殿
【国際特許分類】 G01R 33/09
【発明者】
【住所又は居所】 静岡県浜松市中沢町10番1号 ヤマハ株式会社内
【氏名】 内藤 寛
【発明者】
【住所又は居所】 静岡県浜松市中沢町10番1号 ヤマハ株式会社内
【氏名】 涌井 幸夫
【特許出願人】
【識別番号】 000004075
【氏名又は名称】 ヤマハ株式会社
【代理人】
【識別番号】 100064908
【弁理士】
【氏名又は名称】 志賀 正武
【選任した代理人】
【識別番号】 100089037
【弁理士】
【氏名又は名称】 渡邊 隆
【手数料の表示】
【予納台帳番号】 008707
【納付金額】 16,000円
【提出物件の目録】
【物件名】 特許請求の範囲 1
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 9001626

【書類名】特許請求の範囲

【請求項1】

基板の最上層の配線層上に厚膜を形成し、さらにこの厚膜上にレジスト膜を形成し、このレジスト膜のうち、一部を除去し、残ったレジスト膜に加熱処理を施して、レジスト膜の側面を傾斜面となし、

次いで、レジスト膜と厚膜とを、高イオン性のエッチング条件にて反応性イオンエッチング法によりエッチングして、厚膜に溝を形成し、

次に、厚膜の平坦面と上記溝の斜面、ならびに、頂部または底部に巨大磁気抵抗素子のバイアス磁石部を形成し、この上に巨大磁気抵抗素子膜を成膜した後、基板をマグネットアレイ上に置いて熱処理を施し、

次いで、巨大磁気抵抗素子膜の一部をエッチングにより除去して、厚膜の平坦面および溝の斜面に巨大磁気抵抗素子の帯状部を形成し、この上に保護膜を成膜することを特徴とする磁気センサの製造方法。

【請求項2】

前記配線層を覆うとともに平坦面を形成する平坦化層を形成し、この平坦化層上にパッシベーション膜を成膜した後、このパッシベーション膜上に前記厚膜を形成することを特徴とする請求項1に記載の磁気センサの製造方法。

【請求項3】

基板の最上層の配線層上に厚膜を形成し、さらにこの厚膜上に高密度プラズマCVD法により酸化ケイ素を堆積して、厚膜上に山部を有する絶縁膜を形成した後、

次いで、この絶縁膜の山部と厚膜とを、高イオン性のエッチング条件にてエッチングして、厚膜に溝を形成すると同時に、ビア部およびパット部に薄くなった厚膜を残し、

次に、厚膜の平坦面と溝の斜面、ならびに、頂部または底部に巨大磁気抵抗素子のバイアス磁石部を形成し、この上に巨大磁気抵抗素子膜を成膜した後、基板をマグネットアレイ上に置いて熱処理を施し、

次いで、巨大磁気抵抗素子膜の一部をエッチングにより除去して、厚膜の平坦面および溝の斜面に巨大磁気抵抗素子の帯状部を形成し、この上に保護膜を成膜することを特徴とする磁気センサの製造方法。

【請求項4】

前記配線層を覆うとともに平坦面を形成する平坦化層を形成し、この平坦化層上にパッシベーション膜を成膜した後、このパッシベーション膜上に前記厚膜を形成することを特徴とする請求項3に記載の磁気センサの製造方法。

【書類名】明細書

【発明の名称】磁気センサの製造方法

【技術分野】

【0001】

この発明は、磁気センサの製造方法に関し、特に1枚の基板に3個以上の巨大磁気抵抗素子を配置し、三軸方向の磁界の強さを検知することができる小型の磁気センサを得るようとしたものである。

【背景技術】

【0002】

本出願人は、既に特開2004-6752号公報により、1枚の基板上に3個以上の巨大磁気抵抗素子を配置してなり、三軸方向の磁界の強さを測定することができる磁気センサを提案している。

【0003】

この先行発明では、シリコン基板に溝を形成し、この溝の斜面にZ軸検知用の巨大磁気抵抗素子を配置し、基板平坦面にX軸検知用の巨大磁気抵抗素子とY軸検知用の巨大磁気抵抗素子を配置したもので、小型化が可能なものである。

また、これに引き続いて、基板上に酸化ケイ素からなる山部を形成し、この山部の斜面にZ軸検知用の巨大磁気抵抗素子を配置し、基板の平坦面にX軸検知用の巨大磁気抵抗素子とY軸検知用の巨大磁気抵抗素子を配置した三軸磁気センサを提案している。

【特許文献1】特開2004-6752号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

本発明は、これら先行発明の延長線上にあるもので、その課題とするところは、同様に、1枚の基板に3個以上の巨大磁気抵抗素子を配置し、三軸方向の磁界の強さを検知することができる小型の磁気センサを得ることにある。

【課題を解決するための手段】

【0005】

かかる課題を解決するため、

請求項1にかかる発明は、基板の最上層の配線層上に厚膜を形成し、さらにこの厚膜上にレジスト膜を形成し、

このレジスト膜のうち、一部を除去し、残ったレジスト膜に加熱処理を施して、レジスト膜の側面を傾斜面となし、

次いで、レジスト膜と厚膜とを、高イオン性のエッチング条件にて反応性イオンエッチング法によりエッチングして、厚膜に溝を形成し、

次に、厚膜の平坦面と上記溝の斜面、ならびに、頂部または底部に巨大磁気抵抗素子のバイアス磁石部を形成し、この上に巨大磁気抵抗素子膜を成膜した後、基板をマグネットアレイ上に置いて熱処理を施し、

次いで、巨大磁気抵抗素子膜の一部をエッチングにより除去して、厚膜の平坦面および溝の斜面に巨大磁気抵抗素子の帯状部を形成し、この上に保護膜を成膜することを特徴とする磁気センサの製造方法である。

前記配線層を覆うとともに平坦面を形成する平坦化層を形成し、この平坦化層上にパッシベーション膜を成膜した後、このパッシベーション膜上に前記厚膜を形成することが好ましい。

【0006】

請求項3にかかる発明は、基板の最上層の配線層上に厚膜を形成し、さらにこの厚膜上に高密度プラズマCVD法により酸化ケイ素を堆積して、厚膜上に山部を有する絶縁膜を形成した後、

次いで、この絶縁膜の山部と厚膜とを、高イオン性のエッチング条件にてエッチングして、厚膜に溝を形成すると同時に、ビア部およびパッド部に薄くなった厚膜を残し、

次に、厚膜の平坦面と溝の斜面、ならびに、頂部または底部に巨大磁気抵抗素子のバイアス磁石部を形成し、この上に巨大磁気抵抗素子膜を成膜した後、基板をマグネットアレイ上に置いて熱処理を施し、

次いで、巨大磁気抵抗素子膜の一部をエッチングにより除去して、厚膜の平坦面および溝の斜面に巨大磁気抵抗素子の帯状部を形成し、この上に保護膜を成膜することを特徴とする磁気センサの製造方法である。

前記配線層を覆うとともに平坦面を形成する平坦化層を形成し、この平坦化層上にパッシベーション膜を成膜した後、このパッシベーション膜上に前記厚膜を形成することが好ましい。

【発明の効果】

【0007】

請求項1に記載の発明によれば、溝の形成と、この溝の斜面への巨大磁気抵抗素子の形成と、ビア部およびパッド部の形成が一連のプロセスとして行えることになる。また、高イオン性のエッチング条件にて反応性イオンエッチング法によりエッチングすることにより、厚膜に形成される溝の断面形状を、互いに隣接する溝が頂点を境としてジグザグに連続する形状とすることができる。これにより、溝の斜面をより均一な平坦面とすることができます。したがって、このような斜面に巨大磁気抵抗素子の帯状部が設けられた磁気センサを、Z軸センサの感知軸の向きが揃った、感度の高いものとすることができます。

【0008】

請求項3に記載の発明によれば、溝の形成と、この溝の斜面への巨大磁気抵抗素子の形成と、ビア部およびパッド部の形成が一連のプロセスとして行えることになる。また、厚膜上に高密度プラズマCVD法により酸化ケイ素を堆積して、厚膜上に山部を有する絶縁膜を形成した後、この絶縁膜の山部と厚膜とを、高イオン性のエッチング条件にてエッチングすることにより、厚膜に形成される溝の断面形状を、互いに隣接する溝が頂点を境としてジグザグに連続する形状とすることができる。これにより、溝の斜面をより均一な平坦面とすることができます。したがって、このような斜面に巨大磁気抵抗素子の帯状部が設けられた磁気センサを、Z軸センサの感知軸の向きが揃った、感度の高いものとすることができます。

【発明を実施するための最良の形態】

【0009】

(磁気センサ)・

図1は、本発明の磁気センサの製造方法によって得られる磁気センサの一例を模式的に示すものであり、基板上の巨大磁気抵抗素子の配置を示すものである。

図1において、符号1は基板を示す。この基板1は、シリコンなどの半導体基板に磁気センサの駆動回路、信号処理回路などの半導体集積回路、配線層などが予め形成されており、この上に平坦化膜、パッシベーション膜、酸化ケイ素膜などからなる厚膜が順次積層されたものであり、これらの各膜は図示を省略してある。

【0010】

この基板1の厚膜上には、X軸センサ2と、Y軸センサ3と、Z軸センサ4とが設けられている。X軸センサ2は、図1に示した座標軸において、X方向に、Y軸センサ3は、同じくY方向に、Z軸センサ4は、同じくZ方向に感知軸を有するものである。

X軸センサ2は、4個の巨大磁気抵抗素子2a、2b、2c、2dから構成され、Y軸センサ3は、4個の巨大磁気抵抗素子3e、3f、3g、3hから構成され、Z軸センサ4は、4個の巨大磁気抵抗素子4i、4j、4k、4lから構成されている。

【0011】

X軸センサ2をなす4個の巨大磁気抵抗素子のうち、巨大磁気抵抗素子2a、2bは、基板1のほぼ中央部に並んで設けられ、残りの2個の巨大磁気抵抗素子2c、2dは、これらからやや離れた基板1の端部に互い並んで、巨大磁気抵抗素子2a、2bと対峙するよう設けられている。

【0012】

Y軸センサ3をなす4個の巨大磁気抵抗素子のうち、巨大磁気抵抗素子3e、3fは、基板1の一方の端部側に配され、残りの2個の巨大磁気抵抗素子3g、3hは、基板1の他方の端部側に互いに並んで、巨大磁気抵抗素子3e、3fと対峙するように配置されている。

【0013】

Z軸センサ4をなす4個の巨大磁気抵抗素子のうち、2個の巨大磁気抵抗素子4k、4lは、巨大磁気抵抗素子3e、3fに近い位置に互いに並んで配され、残りの2個の巨大磁気抵抗素子4i、4jは、巨大磁気抵抗素子2a、2bからやや離れた位置に互いに並んで配置されている。

【0014】

これらの巨大磁気抵抗素子は、基本的には従来の巨大磁気抵抗素子と同様のもので、この例では図2に示すように、4個の帯状部5、5、5、5と、これらの帯状部5、5、5、5を電気的に直列に接続する3個のバイアス磁石部6、6、6とから構成されている。

帯状部5は、巨大磁気抵抗素子の本体をなす部分であり、細長い帯状の平面形状をなすものである。

【0015】

帯状部5は、磁化の向きが所定の向きに固定されたピンド層と、磁化の向きが外部磁界の向きに応じて変化するフリー層を備えたもので、具体的にはフリー層上に導電性のスペーサ層、ピンド層、キャッピング層を順次積層してなる多層金属薄膜積層物から構成されている。

【0016】

フリー層としては、例えば、コバルトージルコニウムニオブのアモルファス磁性層とニッケルコバルトの磁性層とコバルト一鉄の磁性層との三層からなるものが用いられる。スペーサ層としては、例えば、銅からなるものが用いられる。ピンド層としては、例えば、コバルト一鉄の強磁性層と白金一マンガンの反磁性層との二層からなるものが用いられる。キャッピング層としては、例えば、タンタルからなるものが用いられる。

【0017】

バイアス磁石部6は、4個の帯状部5、5、5、5を電気的に直列に接続するとともに、帯状部5の磁気特性を整えるためのバイアス磁界を帯状部5に印加するためのものである。また、このバイアス磁石部6は、例えば、コバルト一白金一クロム層とクロム層との二層からなる薄膜金属積層物から構成されている。

【0018】

基板1の平坦面に設けられたX軸センサ2およびY軸センサ3をなす巨大磁気抵抗素子2a、2b、2c、2d、3e、3f、3g、3hについての構造は、図2に示すように、4個の帯状部5、5、5、5と、3個のバイアス磁石部6、6、6とから構成されている。4個の帯状部5、5、5、5のうち、両外側の2個の帯状部5、5のバイアス磁石部6が接続されていない端部には配線層7、7が接続され、この配線層7、7は、図示しないビア部に接続されている。

【0019】

図3ないし図5は、Z軸センサ4をなす4個の巨大磁気抵抗素子のうち、巨大磁気抵抗素子4i、4jの構造を示すものである。他の巨大磁気抵抗素子4k、4lは、巨大磁気抵抗素子4i、4jと同様の構造となっているので、これについては説明を省略する。

【0020】

図3は、巨大磁気抵抗素子4i、4jの概略平面図であり、図4は、図3において破断線I-V-I-Vで切断した概略断面図であり、図5は、巨大磁気抵抗素子の帯状部5とバイアス磁石部6の配置状態を模式的に示した斜視図である。

【0021】

図4において、符号1は基板を示し、符号11は基板1上に堆積された酸化ケイ素などからなる厚膜を示す。

この厚膜11には、この厚膜11を部分的に削り取って形成された4個のV字状の溝8

、8、8、8が互いに並んで平行に設けられている。

【0022】

この溝8は、その深さが3μm～7μm、長さが250μm～300μmとされる細長い形状の凹部となっており、その斜面の幅が3μm～8μmとなっている。また、溝8の斜面と厚膜11表面とのなす角度は60～80度、好ましくは70度程度となっている。

なお、図4では、溝8の斜面を平坦面として描いているが、実際には製造プロセス上、外方に向けてやや張り出した湾曲面となっている。

【0023】

また、これらの溝8、8、8、8の互いに隣接する8つの斜面には、斜面の長手方向に沿い、かつ斜面の中央部分の平坦性が良好な位置に、8個の巨大磁気抵抗素子の帯状部5、5、5、5が設けられている。

また、これら8つの斜面の内、第1の斜面8aに形成された帯状部5の一方の端部から溝8の底部8bを経て隣の第2の斜面8cに形成された帯状部5の一方の端部にかけてバイアス磁石部6が設けられて、電気的に接続されている。

【0024】

また、第2の斜面8cに形成された帯状部5の他方の端部から溝8の頂部8dを跨ぐようにして隣の第3の斜面8eに形成された帯状部5の一方の端部にかけてバイアス磁石部6が設けられて、電気的に接続されている。

さらに、第3の斜面8eに形成された帯状部5の他方の端部から溝8の底部8fを経て隣の第4の斜面8gに形成された帯状部5の一方の端部にかけてバイアス磁石部6が設けられて、電気的に接続され、1個の巨大磁気抵抗素子4iが構成されている。

そして、同様にして残りの4個の帯状部5、5、5、5が3個のバイアス磁石部6、6、6によって直列に接続され、1個の巨大磁気抵抗素子4jが構成されている。

【0025】

また、厚膜11の平坦部に設けられたX軸センサ2およびY軸センサ3をなす巨大磁気抵抗素子と同様に、これら帯状部5、5、5、5のうち、両外側の2個の帯状部5、5のバイアス磁石部6が接続されていない端部には、配線層7、7が接続され、この配線層7、7は、図示しないピア部に接続されている。この配線層7は、この例では巨大磁気抵抗素子のバイアス磁石部6をなすマグネット膜から構成されており、これによりバイアス磁石部6と配線層7を同時に作製することができる。

【0026】

また、X軸センサ2をなす巨大磁気抵抗素子およびY軸センサ3をなす巨大磁気抵抗素子においては、図2に示すように、その感知軸は、帯状部5の長手方向に直交方向（図中の矢印の方向）で基板1の表面に平行に向けられている。また、帯状部5のピニング方向およびバイアス磁石部6のバイアス磁界の着磁方向は、帯状部5の長手方向に対して30～60度、好ましくは45度で、基板1の表面に平行となっている。

【0027】

また、Z軸センサ4をなす巨大磁気抵抗素子4i、4jにおいては、図5に示すように、その感知軸は、帯状部5の長手方向に対して直交方向（図中の矢印の方向）で溝8の斜面に平行でかつ斜面の上向きに向けられている。また、帯状部5のピニング方向およびバイアス磁石部6のバイアス磁界の着磁方向は、帯状部5の長手方向に対して30～60度、好ましくは45度で、溝8の斜面に平行で斜面の上向きとなっている。

【0028】

一方、Z軸センサ4をなす巨大磁気抵抗素子4k、4lにおいては、図6に示すように、その感知軸は、帯状部5の長手方向に対して直交方向（図中の矢印の方向）で溝8の斜面に平行でかつ斜面の下向きに向けられている。また、帯状部5のピニング方向およびバイアス磁石部6のバイアス磁界の着磁方向は、帯状部5の長手方向に対して30～60度、好ましくは45度で、溝8の斜面に平行で斜面の下向きとなっている。

【0029】

このような感知軸方向を得るためにマグネットアレイを基板上方から接近させた状

態で、基板を260～290℃にて、3時間～5時間加熱する加熱処理を施せばよく、これは従来のピニング処理と同様である。

【0030】

通常の巨大磁気抵抗素子では、感知軸方向とピニング方向とは、ともに帯状部の長手方向に対して直交方向で、基板表面に平行とされている。一方、本発明では、上述のように、帯状部5の感知軸方向とピニング方向とを異ならせることによって、巨大磁気抵抗素子の耐強磁界性が向上することになる。

【0031】

図7は、上述のX軸センサ2をなす4個の巨大磁気抵抗素子2a、2b、2c、2d、Y軸センサ3をなす4個の巨大磁気抵抗素子3e、3f、3g、3h、および、Z軸センサ4をなす4個の巨大磁気抵抗素子4i、4j、4k、4lの結線方法を示すもので、各軸センサの4個の巨大磁気抵抗素子の出力をブリッジ結線したものが示されている。

【0032】

このようなブリッジ結線を行うことで、図1の座標軸のX軸、Y軸、Z軸の正方向に磁界を印加した時に、それぞれのX軸センサ2、Y軸センサ3およびZ軸センサ4からの出力が増加し、逆方向に磁界を印加した時には、それぞれのX軸センサ2、Y軸センサ3およびZ軸センサ4からの出力が低下する特性が得られることになる。

【0033】

また、図1ないし図6では、図示していないが、X軸センサ2、Y軸センサ3およびZ軸センサ4を構成するすべての巨大磁気抵抗素子を含む基板1全面には、窒化ケイ素などのパッシベーション膜、ポリイミドなどの保護膜が被覆されており、各センサは外界から保護されている。

【0034】

図8は、基板1に設けられたピア部の構造の一例を示すもので、図8において符号21aは、ピア部を構成するアルミニウムなどからなる導体部を示し、この導体部21aは、下層の配線部に電気的に接続されている。

この導体部21aの表面の周辺部は、上述の平坦化膜22、パッシベーション膜23、厚膜11で覆われている。厚膜11の端縁部は、図示のように傾斜面となっている。

【0035】

さらに、導体部21の表面の中央部分は、配線膜25で被覆されており、この配線膜25は、上述の巨大磁気抵抗素子の配線層7に接続されている。この配線膜25も配線層7と同様にバイアス磁石部6をなすマグネット膜から構成されており、バイアス磁石部6と同時に作製することができる。

【0036】

この配線膜25は、図示のように、厚膜11の端縁部において、階段状の段差が形成されている。この段差部分の隅部では、プロセス上、配線膜25の厚みが薄くなつて断線のおそれがある。このため、この段差部分および中央部分を覆うように、配線膜25上に保護導体膜26が積層されている。

【0037】

この保護導体膜26としては、この例では、巨大磁気抵抗素子の帯状部5をなす巨大磁気抵抗素子膜が用いられており、これによれば帯状部5の作製と同時に配線膜25上に保護導体膜26を積層できる。これによって、配線膜25の断線のおそれを回避できることになる。

さらに、このようなピア部には、窒化ケイ素などのパッシベーション膜27、ポリイミドなどの保護膜28が被覆され、外界から保護されている。

【0038】

このような磁気センサにあっては、1枚の基板1に、X軸センサ2、Y軸センサ3およびZ軸センサ4が配置されているので、小型の三軸磁気センサとして機能する。また、溝8の斜面の平坦性の良好な部分に巨大磁気抵抗素子の帯状部を形成することができ、感度に優れる磁気センサが得られる。

【0039】

ビア部の開口縁部でのバイアス磁石膜からなる配線膜25の上に巨大磁気抵抗素子膜からなる保護導体膜26が積層され、隅部での配線膜25の断線が生じるおそれが少なくなる。

さらに、帯状部5のピニング方向を、帯状部5の長手方向に対して30～60度としたことで、得られる巨大磁気抵抗素子の耐強磁界性が良好となる。

【0040】

(磁気センサの製造方法の第一の実施形態)

次に、本発明に係る磁気センサの製造方法の第一の実施形態について説明する。

以下の説明においては、主に、上記の溝8、8、…の斜面に形成されたZ軸センサ4を構成する巨大磁気抵抗素子、ビア部、パッド部の作製方法について説明する。

まず、基板1を用意する。この基板1は、上述のように、シリコンなどの半導体基板に磁気センサの駆動回路、信号処理回路などの半導体集積回路、配線層などが予め形成されたものである。

【0041】

図9(a)に示すように、この基板1には、その最上層の配線層の一部をなすビア部Aのアルミニウムなどからなる導体部21aと、パッド部Bのアルミニウムなどからなる導体部21bが設けられている。

【0042】

この基板1上に、まず平坦化膜31を成膜する。この平坦化膜31としては、例えば、プラズマCVD法による厚み300nmの酸化ケイ素膜、厚み600nmのSOG膜、トリエトキシシランを原料として製膜した厚み50nmの酸化ケイ素膜を順次積層したものなどが用いられる。

【0043】

次に、図9(b)に示すように、ビア部A、パッド部Bの導体部21a、21b上の平坦化膜31をエッティングにより取り除き、それらの導体部21a、21bを開口させる。

【0044】

さらに、図9(c)に示すように、基板1全面にパッシベーション膜32を成膜する。このパッシベーション膜32としては、例えば、プラズマCVD(Chemical Vapor Deposition; 化学気相成長)法により形成され、下層をなす厚み250nmの酸化ケイ素膜33と、プラズマCVD法により形成され、上層をなす厚み600nmの窒化ケイ素膜34との積層膜などが用いられる。

【0045】

次いで、図9(d)に示すように、ビア部A、パッド部Bの導体部21a、21bの上方に堆積している窒化ケイ素膜34をエッティングにより除去する。この際、酸化ケイ素膜33は残し、窒化ケイ素膜34の除去の範囲は、平坦化膜31の開口幅よりも小さくする。このようにすることにより、ビア部Aおよびパッド部Bの開口部分において、平坦化膜31の端面が露出して、基板1に形成された配線層や半導体集積回路などに水分が侵入することが防止される。

【0046】

次いで、図10(a)に示すように、この上に厚み5μm程度のプラズマCVD法による酸化ケイ素からなる厚膜35を形成する。この厚膜35は、後述するように、上記の溝8、8、…が形成されるものである。

【0047】

次に、図10(b)に示すように、この厚膜35上に厚み3μm程度のレジスト膜36を全面に形成する。このレジスト膜36の一部をエッティング処理により除去して、レジストパターンを形成する。このレジストパターンは、溝形成部Cの各溝に相当する部分、ビア部Aおよびパッド部Bのみが開口するようにする。

【0048】

次に、図10(c)に示すように、残っているレジスト膜36に温度150℃にて、1

0分程度の加熱処理を施し、レジスト膜36を溶融させる。この加熱処理によりレジストが溶融し、溶融液の表面張力に起因して、図示のように、レジスト36膜の上面が盛り上がりると同時に、端面が傾斜面となる。特に、溝形成部Cに対応する部分のレジスト膜36では、断面形状が山状となって、その高さが約5μm程度に盛り上がる。

【0049】

この後、高イオン性のエッティング条件にて反応性イオンエッティング(Reactive Ion Etching; RIE)法によりレジスト膜36と厚膜35に対してドライエッティングを行い、厚膜35に溝8、8、...を形成すると同時に、ビア部Aおよびパッド部Bに薄くなった厚膜35を残す。

【0050】

反応性イオンエッティング法における高イオン性のエッティング条件は、以下の通りである。

$CF_4 / CHF_3 / O_2 / Ar = 30 / 90 / 50 \sim 100 / 50 \sim 200$ sccm,
圧力 = 100 ~ 400 mTorr, RF Power = 750 ~ 1200 Wとする。

【0051】

高イオン性のエッティング条件を、上記のようにすることにより、図11(a)に示すように、溝形成部Cの厚膜35に形成される溝8、8、...の断面形状を、上述の頂部が尖った形状、すなわち、断面形状を互いに隣接する溝8、8、...が頂点(頂部)を境としてジグザグに連続する形状とすることができます。これにより、溝8、8、...の斜面をより均一な平坦面とすることができます。したがって、このような斜面に巨大磁気抵抗素子の帯状部が設けられた磁気センサは、Z軸センサの感知軸の向きが揃ったものとなる。

【0052】

このドライエッティングの際に、図11(a)に示すように、ビア部Aおよびパッド部Bでは、その開口の広さがパッシベーション膜32の開口の広さよりも大きくならないようになる。

この後、厚膜35上に残っているレジスト膜36を除去する。

【0053】

これにより、図11(a)に示すように、厚膜35の溝形成部Cには、溝8、8、...が形成される。さらに、図11(b)に示すように、ビア部Aの導体部21aを覆っている厚膜35および酸化ケイ素膜33をエッティングにより取り除き、導体部21aを露出する。

【0054】

次いで、基板1全面に、巨大磁気抵抗素子のバイアス磁石部6となるマグネット膜をスパッタリングにより成膜し、レジストワーク、エッティングにより不要部分を除去し、図11(c)に示すように、溝8、8、...の斜面上にバイアス磁石部6を形成し、これと同時にビア部Aの導体部21a上に配線膜25を形成し、この配線膜25と巨大磁気抵抗素子のバイアス磁石部6とを繋ぐ配線層7を形成する。

【0055】

このマグネット膜には、先に述べたとおりの多層金属薄膜が用いられる。

この際に、厚膜35の平坦面にも、X軸センサ2、Y軸センサ3を構成する各巨大磁気抵抗素子のバイアス磁石部6とこれの配線層7も形成する。

【0056】

このバイアス磁石部6の形成のためのレジストワークの際に、溝8の斜面でのマグネット膜のエッティングを適切に行うため、パターン形成後のレジスト膜に加熱処理を施して、レジスト膜の端面を傾斜面とすることが好ましい。

【0057】

次いで、この上に巨大磁気抵抗素子の帯状部5となる巨大磁気抵抗素子膜をスパッタリングにより全面に成膜する。この巨大磁気抵抗素子膜としては、先に述べた通りの多層金属薄膜が用いられる。

さらに、この状態の基板1をマグネットアレイ上にセットして、温度260～290℃にて、3時間～5時間の熱処理を施し、巨大磁気抵抗素子膜に対して、ピニング処理を施す。

【0058】

この後、巨大磁気抵抗素子膜に対してレジストワーク、エッチングを行い、不要部分を除去して、図12(a)に示すように、溝8、8、…の斜面上に帯状部5、5、…を形成し、巨大磁気抵抗素子を作製する。これにより、Z軸センサ4が完成する。

【0059】

同時にビア部Aの導体部21a上に先に形成されたマグネット膜からなる配線膜25上にも巨大磁気抵抗素子膜を残し、保護導体膜26とする。これにより図8に示すビア部Aの構造が得られる。

さらに、これと同時に、厚膜35の平坦面にも、帯状部5を形成し、巨大磁気抵抗素子を作製する。これによりX軸センサ2と、Y軸センサ3が完成する。

【0060】

次いで、図12(b)に示すように、プラズマCVD法による厚み1μmの窒化ケイ素膜からなるパッシベーション膜27を成膜し、さらにこの上にポリイミドからなる保護膜28を設ける。さらに、この保護膜28、パッシベーション膜27のうち、パッド部Bにある部分を除去し、開口する。

【0061】

次いで、図12(c)に示すように、保護膜28をマスクとして、エッチングを行い、パッド部Bの導体部28を覆っている酸化ケイ素膜33と厚膜35を除去し、パッド部Bの導体部21bを露出させて、目的とする磁気センサを得る。

【0062】

このような磁気センサの製造方法によれば、1枚の基板にX軸センサ2、Y軸センサ3およびZ軸センサ4を作製することができる上に、これと同時にビア部、パッド部も作製することができ、一連の連続したプロセスで小型の三軸磁気センサを一挙に製造することができる。また、高イオン性のエッチング条件にて反応性イオンエッチング法によりエッチングすることにより、溝形成部Cの厚膜35に形成される溝8、8、…の断面形状を、互いに隣接する溝8、8、…が頂点(頂部)を境としてジグザグに連続する形状とすることができる。これにより、溝8、8、…の斜面をより均一な平坦面とすることができる。したがって、このような斜面に巨大磁気抵抗素子の帯状部が設けられた磁気センサを、Z軸センサの感知軸の向きが揃った、感度の高いものとすることができる。

【0063】

(磁気センサの製造方法の第二の実施形態)

次に、本発明に係る磁気センサの製造方法の第二の実施形態について説明する。

以下の説明においては、第一の実施形態と同様にして、主に、上記の溝8、8、…の斜面に形成されたZ軸センサ4を構成する巨大磁気抵抗素子、ビア部、パッド部の作製方法について説明する。

まず、基板1を用意する。この基板1は、上述のように、シリコンなどの半導体基板に磁気センサの駆動回路、信号処理回路などの半導体集積回路、配線層などが予め形成されたものである。

【0064】

図13(a)に示すように、この基板1には、その最上層の配線層の一部をなすビア部Aのアルミニウムなどからなる導体部21aと、パッド部Bのアルミニウムなどからなる導体部21bが設けられている。

【0065】

この基板1上に、まず平坦化膜31を成膜する。この平坦化膜31としては、例えば、プラズマCVD法による厚み300nmの酸化ケイ素膜、厚み600nmのSOG膜、トリエトキシシランを原料として製膜した厚み50nmの酸化ケイ素膜を順次積層したもの

などが用いられる。

【0066】

次に、図13 (b) に示すように、ピア部A、パッド部Bの導体部21a、21b上の平坦化膜31をエッチングにより取り除き、それらの導体部21a、21bを開口させる。

【0067】

さらに、図13 (c) に示すように、基板1全面にパッシベーション膜32を成膜する。このパッシベーション膜32としては、例えば、プラズマCVD (Chemical Vapor Deposition; 化学気相成長) 法により形成され、下層をなす厚み250nmの酸化ケイ素膜33と、プラズマCVD法により形成され、上層をなす厚み600nmの窒化ケイ素膜34との積層膜などが用いられる。

【0068】

次いで、図13 (d) に示すように、ピア部A、パッド部Bの導体部21a、21bの上方に堆積している窒化ケイ素膜34をエッチングにより除去する。この際、酸化ケイ素膜33は残し、窒化ケイ素膜34の除去の範囲は、平坦化膜31の開口幅よりも小さくする。このようにすることにより、ピア部Aおよびパッド部Bの開口部分において、平坦化膜31の端面が露出して、基板1に形成された配線層や半導体集積回路などに水分が侵入することが防止される。

【0069】

次いで、図14 (a) に示すように、この上に厚み5μm程度のプラズマCVD法による酸化ケイ素からなる厚膜35を形成する。この厚膜35は、溝形成部Cのみ、凸状部35aが形成される。

【0070】

次に、図14 (b) に示すように、この厚膜35上に高密度プラズマCVD法により、酸化ケイ素を堆積して、厚膜35上に、溝形成部Cのみ、山部37aを有する厚み3μm～5μm程度の絶縁膜37を形成し、ピア部A、パッド部Bの上に平坦な絶縁膜37を形成する。

【0071】

高密度プラズマCVD法とは、プラズマ密度が高い状態、例えば電子密度 $1 \times 10^9 \sim 5 \times 10^{10} / \text{cm}^3$ で上記原料化合物から酸化ケイ素を合成し、この合成された酸化ケイ素を堆積すると同時に、堆積された酸化ケイ素の一部をプラズマにエッチングしていくものである。

この高密度プラズマCVD法の作用により、厚膜35の凸状部35a上に堆積され、周辺部分よりも上方に突出した酸化ケイ素の堆積物からなる絶縁膜37は、溝形成部Cにおいて、その上部の隅部が削り取られ、斜面を有する形状(山部37a)となる。

【0072】

この高密度プラズマCVD法における成膜条件としては、例えば、モノシラン流量50～150sccm、酸素流量100～200sccm、圧力1～10Pa、温度250～450℃、高周波出力2kW～5kW、周波数10MHz～20MHz程度とされる。

【0073】

この後、反応性イオンエッチング法、プラズマドライエッティング法、イオンミリング法などの方法で、厚膜35、絶縁膜37の積層膜全体をエッチバックして、厚膜35に斜面を有する形状(山部35b)を形成することにより、溝8、8、...を形成する。その後引き続き、ピア部A、パッド部Bのみにパターンを開けたレジスト膜36をマスクとして、厚膜35をドライエッティングしてピア部Aおよびパッド部Bに薄くなった厚膜35を残す。

【0074】

溝8、8、...を形成する際の反応性イオンエッティング法におけるエッティング条件は、以下の通りである。

$\text{CF}_4 / \text{CHF}_3 / \text{O}_2 / \text{Ar} = 30 / 90 / 50 \sim 100 / 50 \sim 200 \text{ sccm}$ 、

圧力=100~400mTorr、RF Power=750~1200Wとする。

【0075】

溝8、8、・・・を形成する際のプラズマドライエッチング法におけるエッチング条件は、以下の通りである。

Ar=100sccm、RF Power=1200W、圧力=100mTorr、電極温度=100°Cとする。

【0076】

溝8、8、・・・を形成する際のイオンミリング法におけるエッチング条件は、以下の通りである。

Ar=4~10sccm、圧力=1×10⁻⁴~1×10⁻³Torr、加速電圧=500~1000W、電流=150~350mA、電極角度（加速粒子の進行方向とウエハの法線がなす角）=0±45°とする。

【0077】

エッチング条件を、上記のようにすることにより、図15(a)に示すように、溝形成部Cの厚膜35に形成される溝8、8、・・・の断面形状を、上述の頂部が尖った形状、すなわち、断面形状を互いに隣接する溝8、8、・・・が頂点（頂部）を境としてジグザグに連続する形状とすることができる。これにより、溝8、8、・・・の斜面をより均一な平坦面とすることができる。したがって、このような斜面に巨大磁気抵抗素子の帯状部が設けられた磁気センサは、Z軸センサの感知軸の向きが揃ったものとなる。

【0078】

このドライエッチングの際に、図15(a)に示すように、ビア部Aおよびパッド部Bでは、その開口の広さがパッシベーション膜32の開口の広さよりも大きくならないようになる。

この後、厚膜35上に残っているレジスト膜36を除去する。

【0079】

これにより、図15(a)に示すように、厚膜35の溝形成部Cには、溝8、8、・・・が形成される。さらに、図15(b)に示すように、ビア部Aの導体部21aを覆っている厚膜35および酸化ケイ素膜33をエッチングにより取り除き、導体部21aを露出する。

【0080】

次いで、基板1全面に、巨大磁気抵抗素子のバイアス磁石部6となるマグネット膜をスパッタリングにより成膜し、レジストワーク、エッチングにより不要部分を除去し、図15(c)に示すように、溝8、8、・・・の斜面上にバイアス磁石部6を形成し、これと同時にビア部Aの導体部21a上に配線膜25を形成し、この配線膜25と巨大磁気抵抗素子のバイアス磁石部6とを繋ぐ配線層7を形成する。

【0081】

このマグネット膜には、先に述べたとおりの多層金属薄膜が用いられる。

この際に、厚膜35の平坦面にも、X軸センサ2、Y軸センサ3を構成する各巨大磁気抵抗素子のバイアス磁石部6とこれの配線層7も形成する。

【0082】

このバイアス磁石部6の形成のためのレジストワークの際に、溝8の斜面でのマグネット膜のエッチングを適切に行うため、パターン形成後のレジスト膜に加熱処理を施して、レジスト膜の端面を傾斜面とすることが好ましい。

【0083】

次いで、この上に巨大磁気抵抗素子の帯状部5となる巨大磁気抵抗素子膜をスパッタリングにより全面に成膜する。この巨大磁気抵抗素子膜としては、先に述べた通りの多層金属薄膜が用いられる。

さらに、この状態の基板1をマグネットアレイ上にセットして、温度260~290°Cにて、3時間~5時間の熱処理を施し、巨大磁気抵抗素子膜に対して、ピニング処理を施す。

【0084】

この後、巨大磁気抵抗素子膜に対してレジストワーク、エッチングを行い、不要部分を除去して、図16(a)に示すように、溝8、8、・・・の斜面上に帯状部5、5、・・・を形成し、巨大磁気抵抗素子を作製する。これにより、Z軸センサ4が完成する。

【0085】

同時にビア部Aの導体部21a上に先に形成されたマグネット膜からなる配線膜25上にも巨大磁気抵抗素子膜を残し、保護導体膜26とする。これにより図8に示すビア部Aの構造が得られる。

さらに、これと同時に、厚膜35の平坦面にも、帯状部5を形成し、巨大磁気抵抗素子を作製する。これによりX軸センサ2と、Y軸センサ3が完成する。

【0086】

次いで、図16(b)に示すように、プラズマCVD法による厚み1μmの窒化ケイ素膜からなるパッシベーション膜27を成膜し、さらにこの上にポリイミドからなる保護膜28を設ける。さらに、この保護膜28、パッシベーション膜27のうち、パッド部Bにある部分を除去し、開口する。

【0087】

次いで、図16(c)に示すように、保護膜28をマスクとして、エッチングを行い、パッド部Bの導体部28を覆っている酸化ケイ素膜33と厚膜35を除去し、パッド部Bの導体部21bを露出させて、目的とする磁気センサを得る。

【0088】

このような磁気センサの製造方法によれば、1枚の基板にX軸センサ2、Y軸センサ3およびZ軸センサ4を作製することができる上に、これと同時にビア部、パッド部も作製することができ、一連の連続したプロセスで小型の三軸磁気センサを一挙に製造することができる。また、厚膜35上に高密度プラズマCVD法により酸化ケイ素を堆積して、厚膜35上に山部37aを有する絶縁膜37を形成した後、この絶縁膜37の山部37aと厚膜35とを、高イオン性のエッチング条件にてエッチングすることにより、溝形成部Cの厚膜35に形成される溝8、8、・・・の断面形状を、互いに隣接する溝8、8、・・・が頂点(頂部)を境としてジグザグに連続する形状とすることができる。これにより、溝8、8、・・・の斜面をより均一な平坦面とすることができる。したがって、このような斜面に巨大磁気抵抗素子の帯状部が設けられた磁気センサを、Z軸センサの感知軸の向きが揃った、感度の高いものとすることができます。

【図面の簡単な説明】

【0089】

【図1】本発明の磁気センサの一例を示す概略平面図である。

【図2】本発明でのgmrの例を示す概略平面図である。

【図3】本発明でのZ軸センサを構成するgmrの例を示す概略平面図である。

【図4】本発明でのZ軸センサを構成するgmrの例を示す概略断面図である。

【図5】本発明でのZ軸センサを構成するgmrの例を示す概略斜視図である。

【図6】本発明でのZ軸センサを構成するgmrの他の例を示す概略斜視図である。

【図7】本発明での各軸センサをなすgmrの結線方法の例を示す説明図である。

【図8】本発明の磁気センサのビア部の構造の例を示す概略断面図である。

【図9】本発明の磁気センサの製造方法の第一の実施形態を工程順に示す概略断面図である。

【図10】本発明の磁気センサの製造方法の第一の実施形態を工程順に示す概略断面図である。

【図11】本発明の磁気センサの製造方法の第一の実施形態を工程順に示す概略断面図である。

【図12】本発明の磁気センサの製造方法の第一の実施形態を工程順に示す概略断面図である。

【図13】本発明の磁気センサの製造方法の第二の実施形態を工程順に示す概略断面

図である。

【図14】本発明の磁気センサの製造方法の第二の実施形態を工程順に示す概略断面図である。

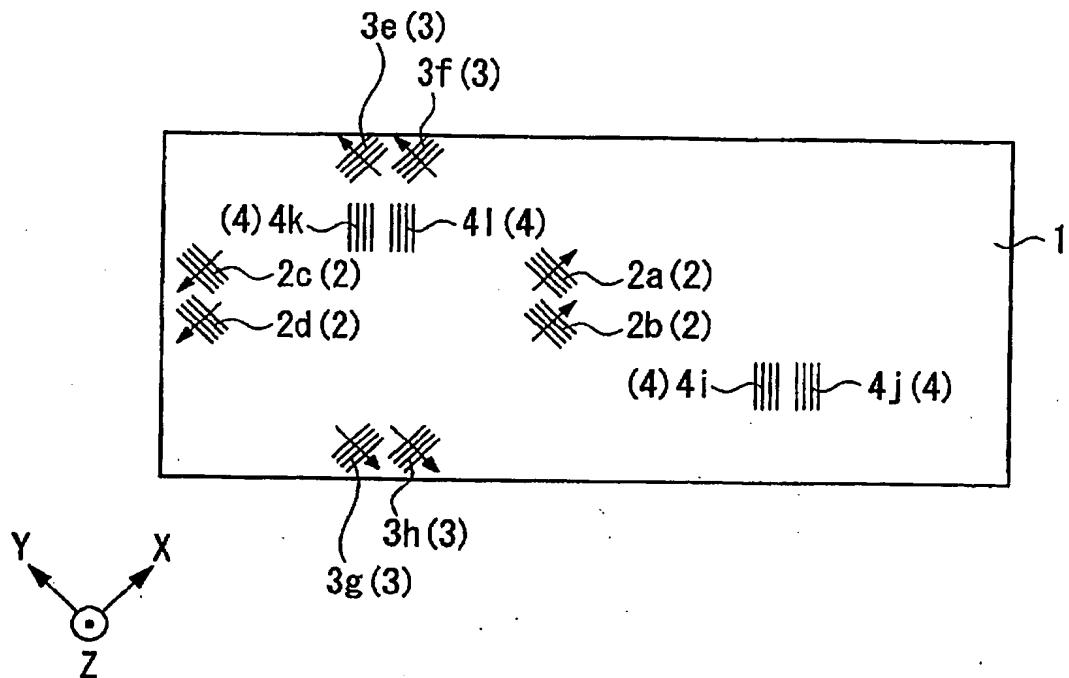
【図15】本発明の磁気センサの製造方法の第二の実施形態を工程順に示す概略断面図である。

【図16】本発明の磁気センサの製造方法の第二の実施形態を工程順に示す概略断面図である。

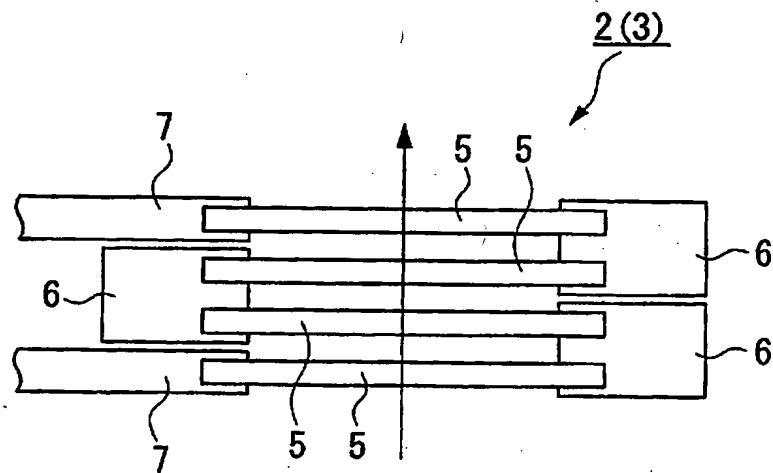
【符号の説明】

【0090】

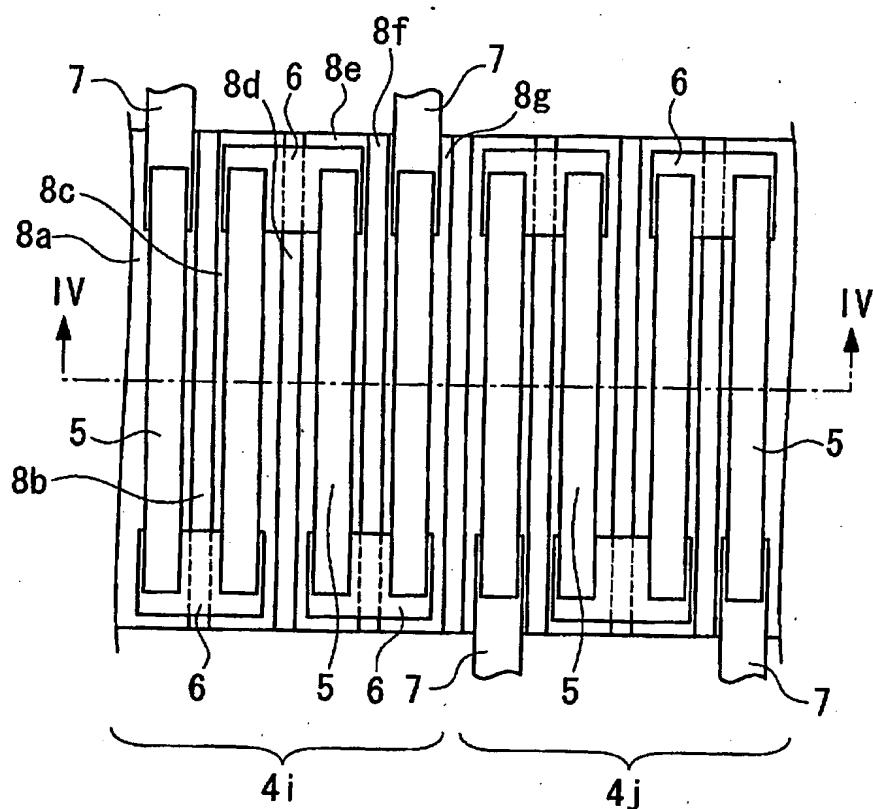
1・・・基板、2・・・X軸センサ、3・・・Y軸センサ、5・・・帯状部、6・・・バイアス磁石部、7・・・配線層、A・・・ビア部、B・・・パッド部、8・・・溝、21a, 21b・・・導体部、25・・・配線膜、27・・・パッシベーション膜、28・・・保護膜、31・・・平坦化膜、32・・・パッシベーション膜、33・・・酸化ケイ素膜、34・・・窒化ケイ素膜、35・・・厚膜、36・・・レジスト膜。

【書類名】 図面
【図 1】

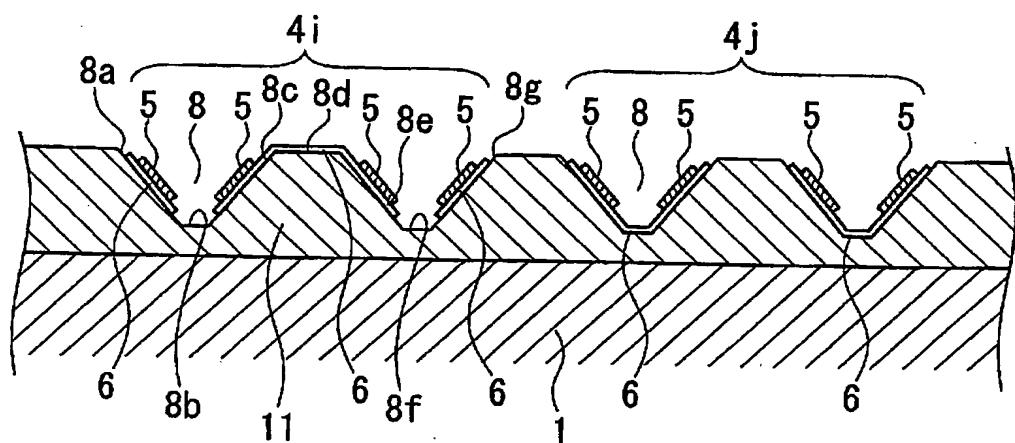
【図 2】



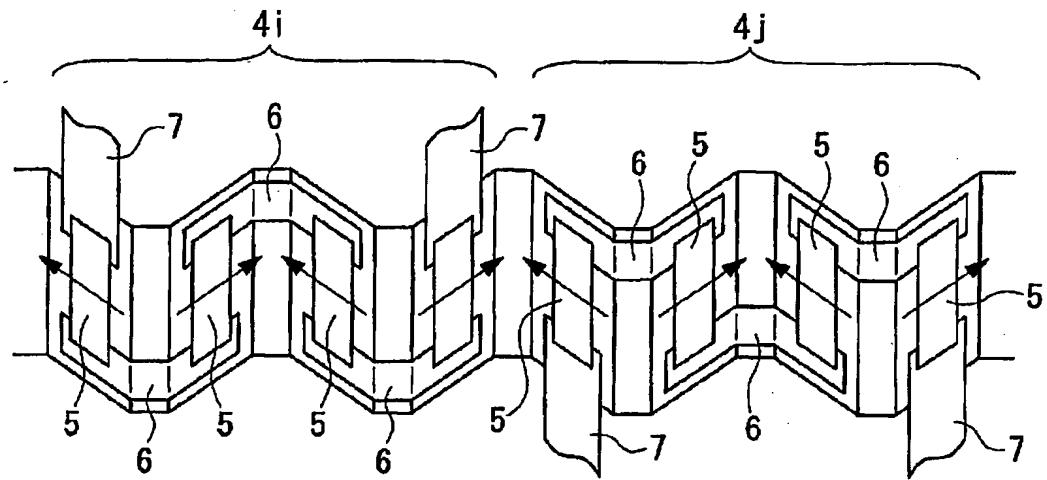
【図3】



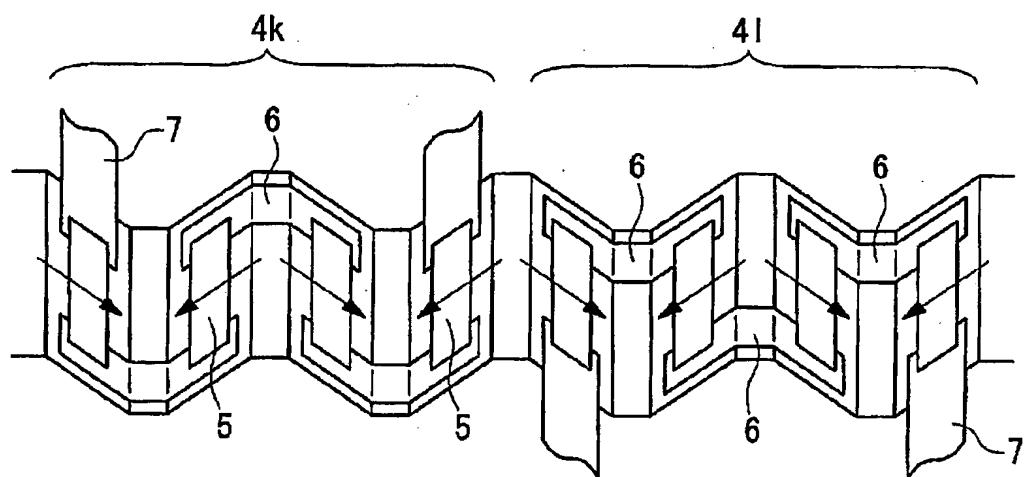
【図4】



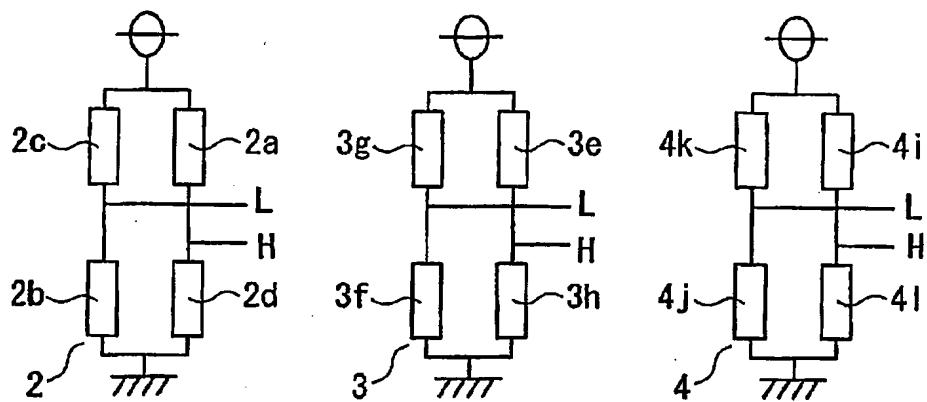
【図5】



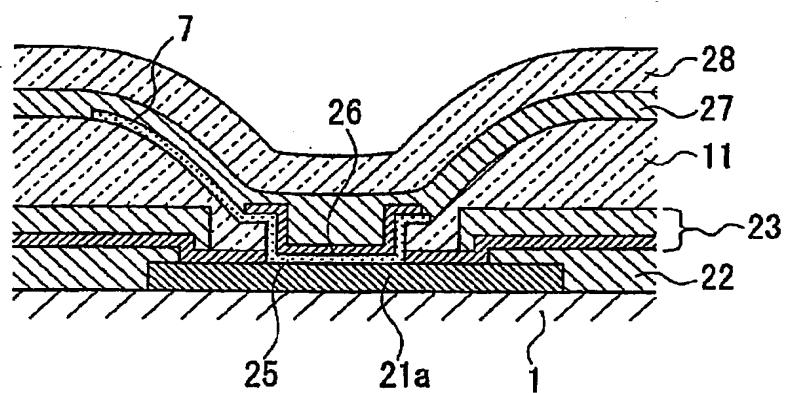
【図6】



【図7】

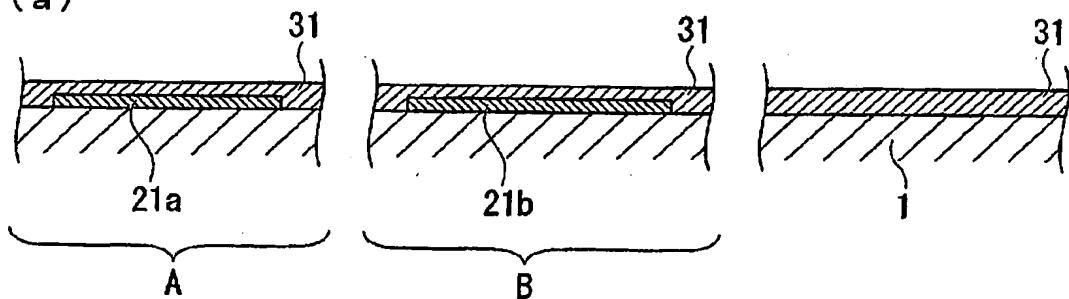


【図8】

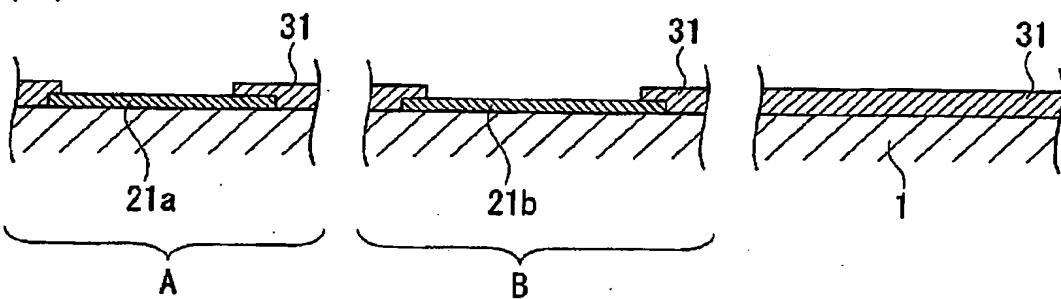


【図9】

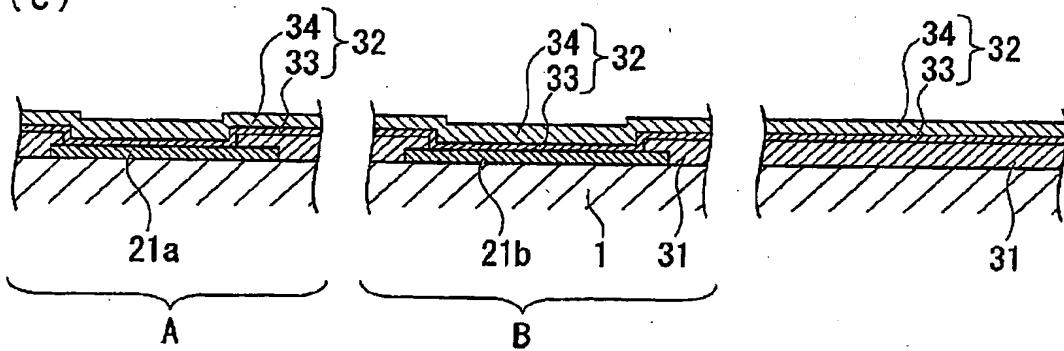
(a)



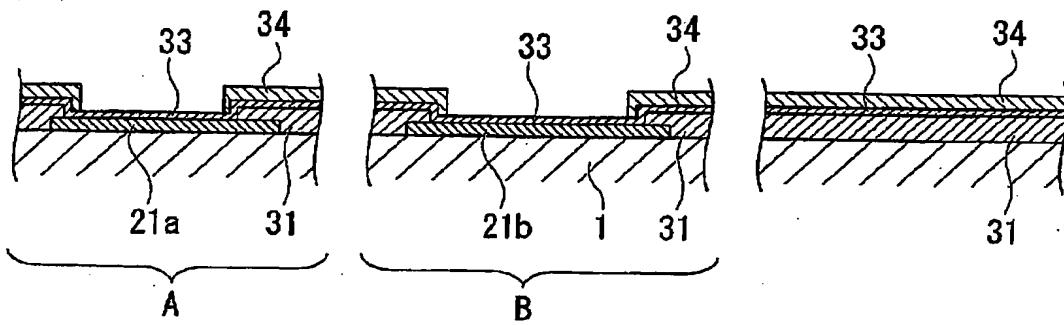
(b)



(c)

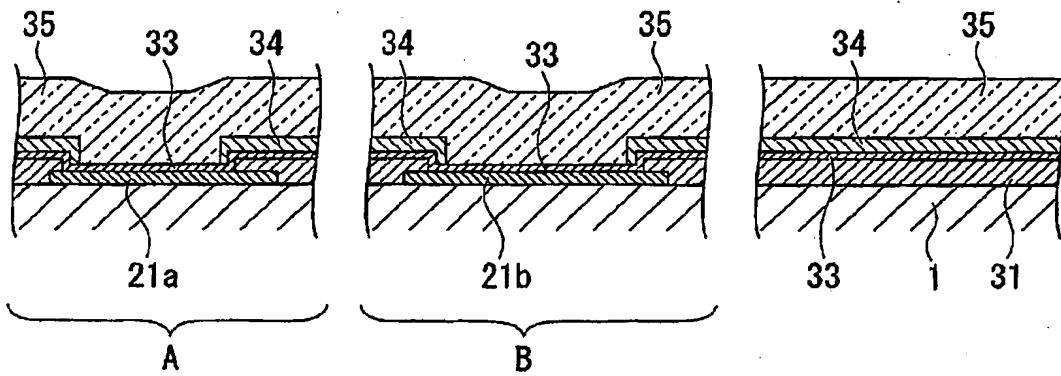


(d)

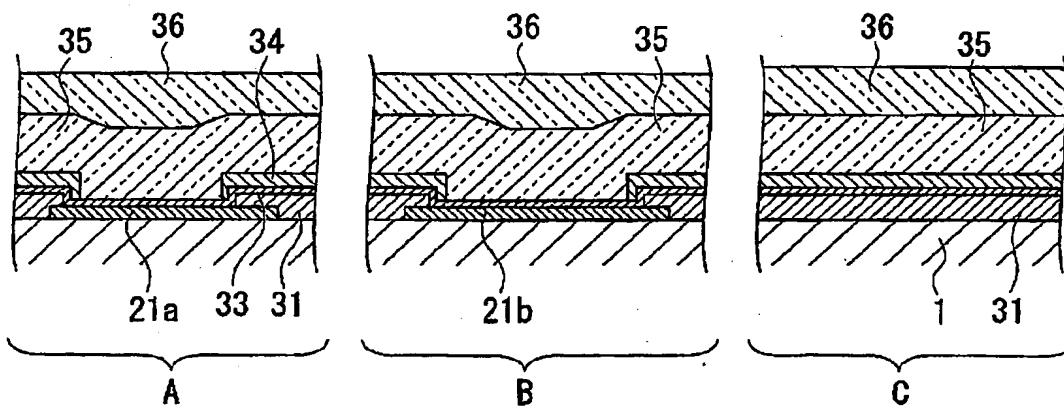


【図10】

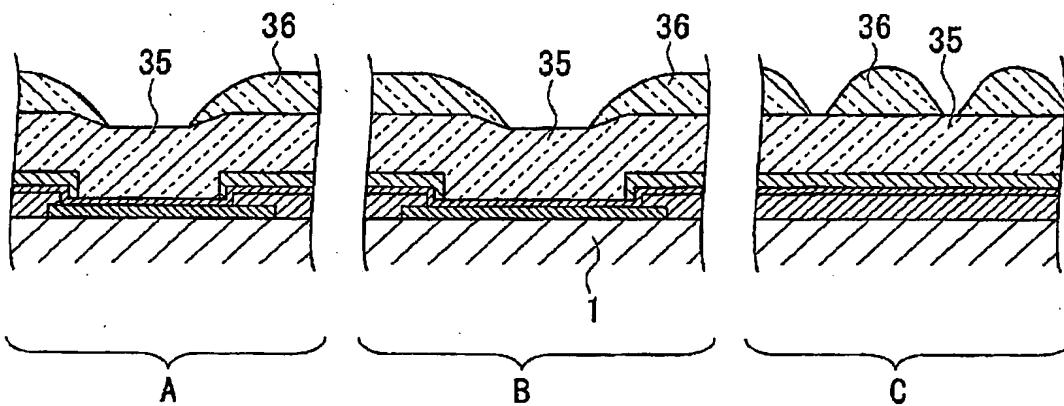
(a)



(b)

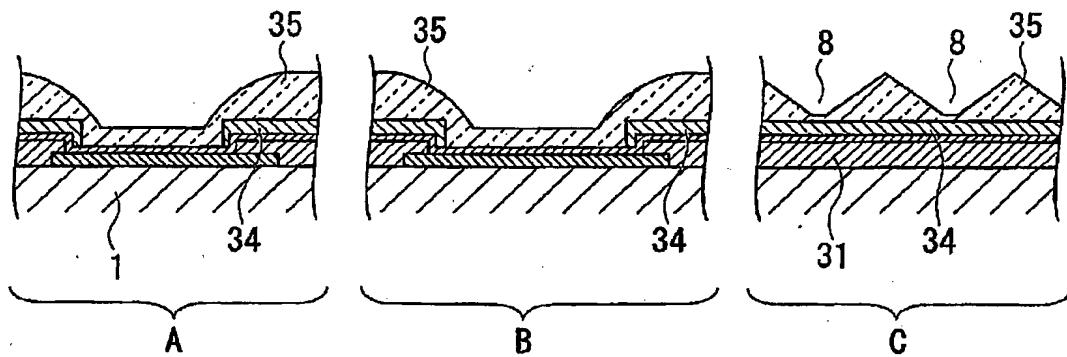


(c)

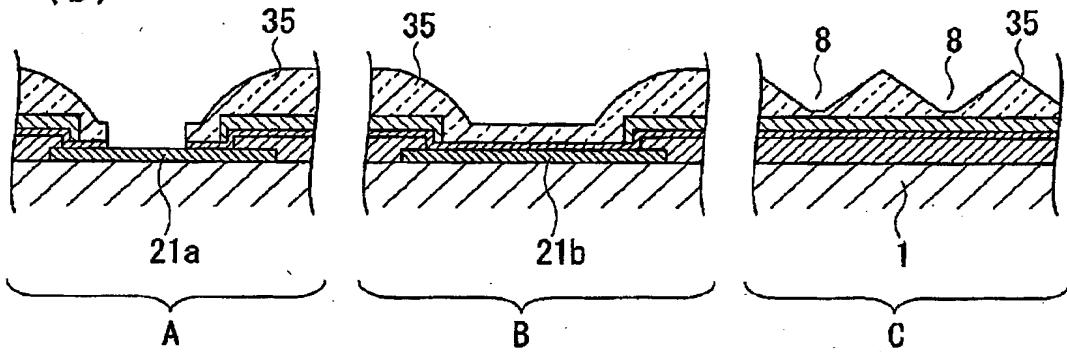


【図11】

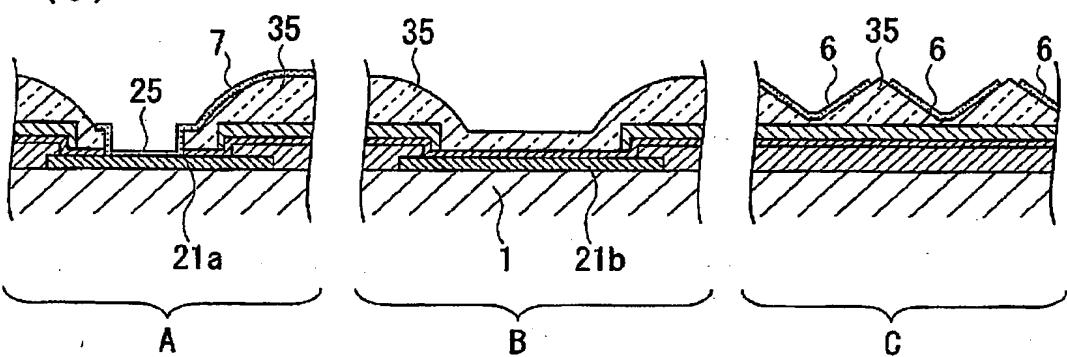
(a)



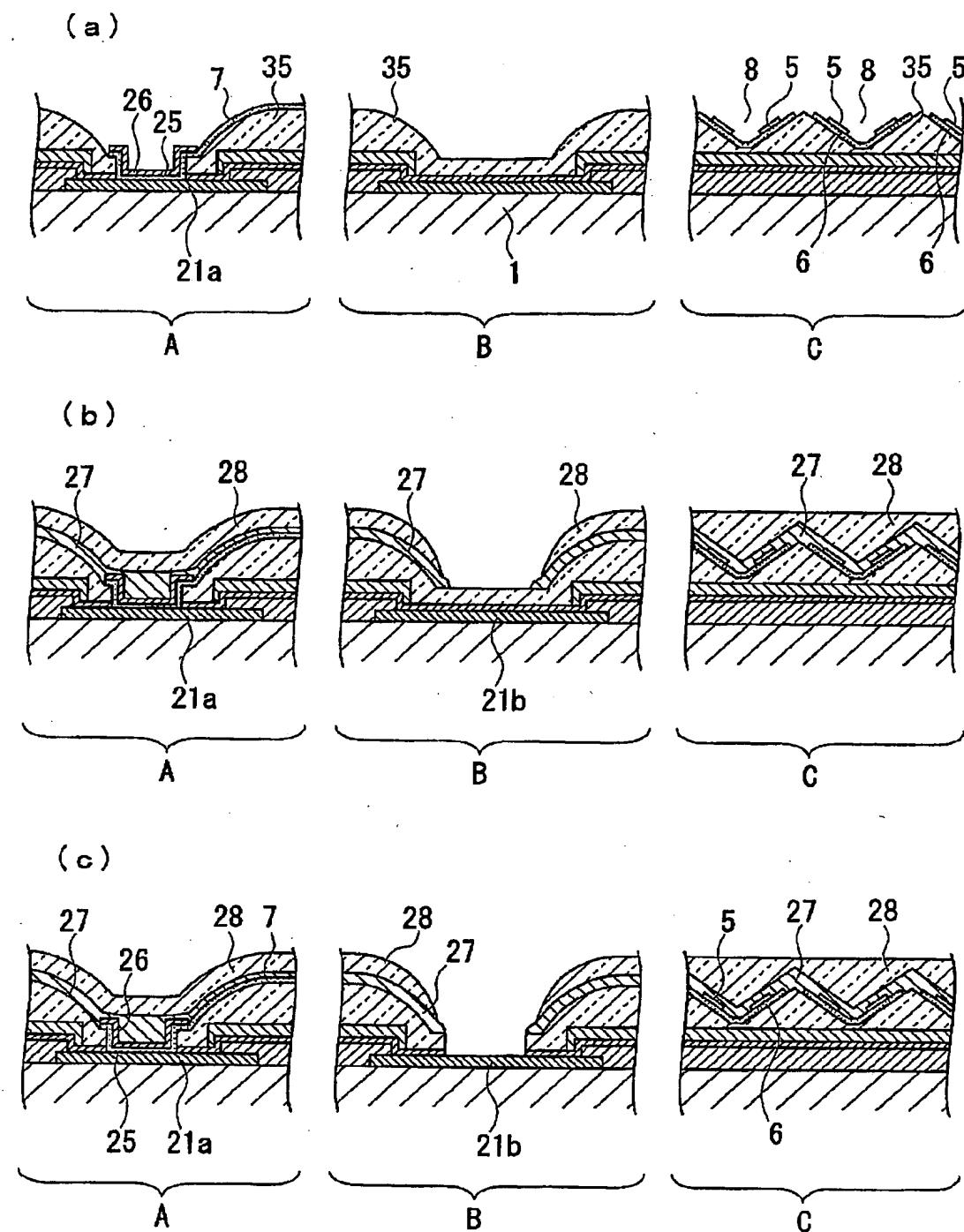
(b)



(c)

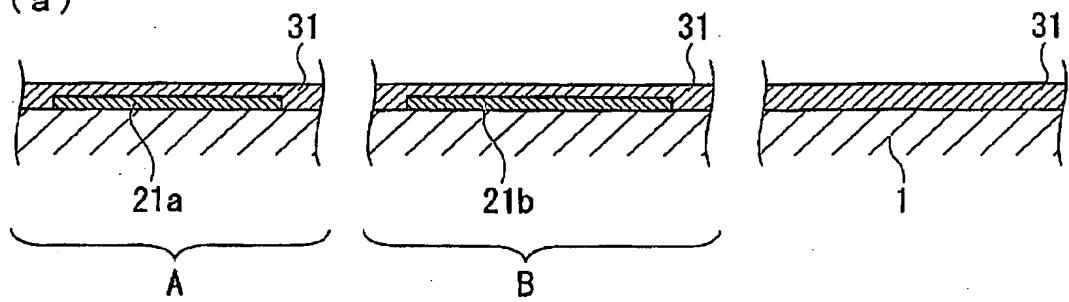


【図12】

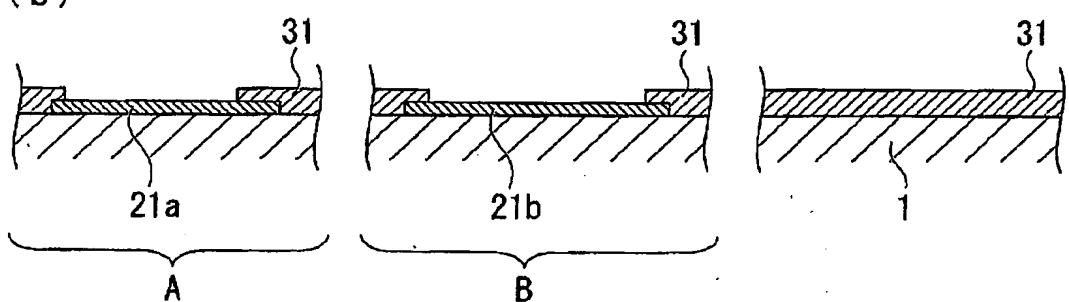


【図13】

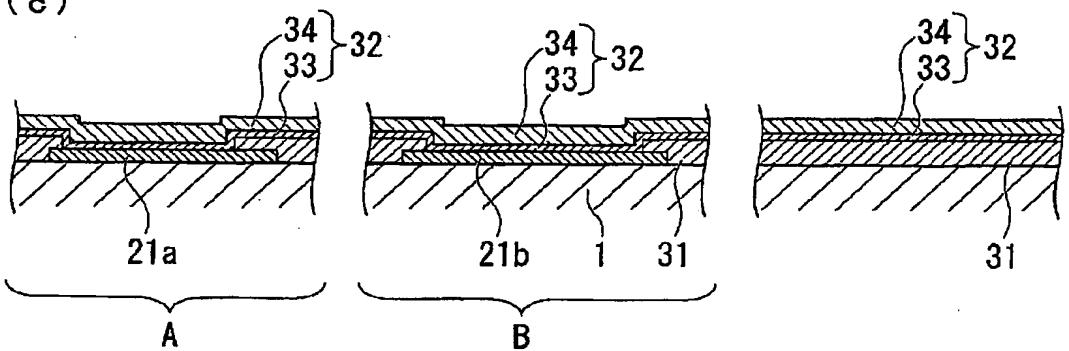
(a)



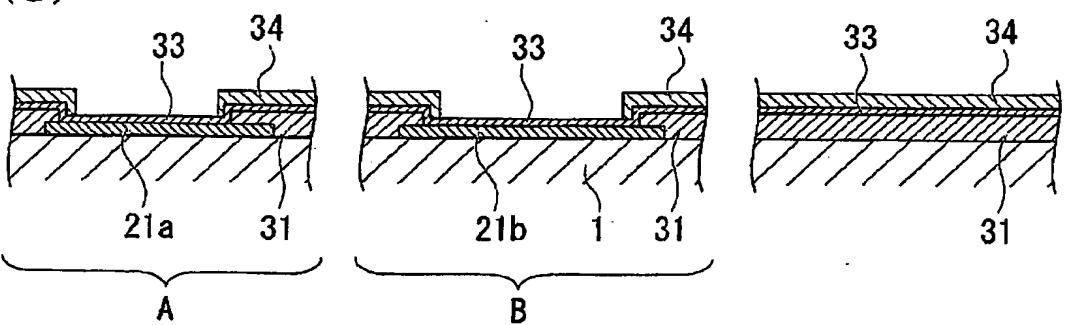
(b)



(c)

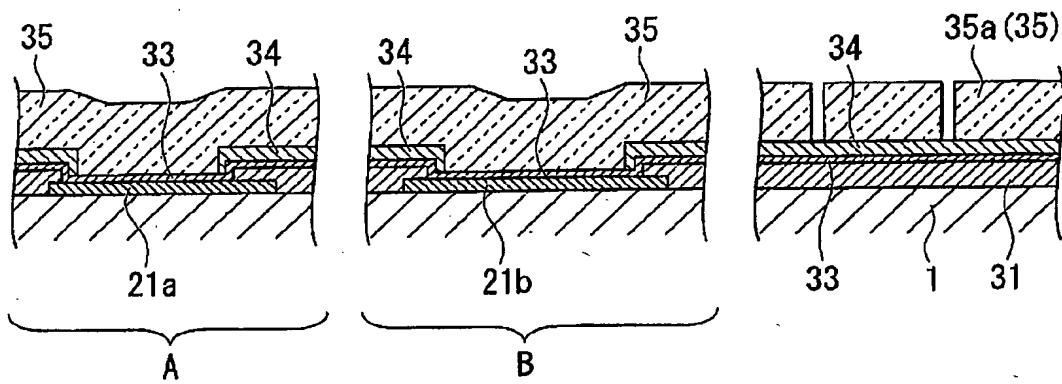


(d)

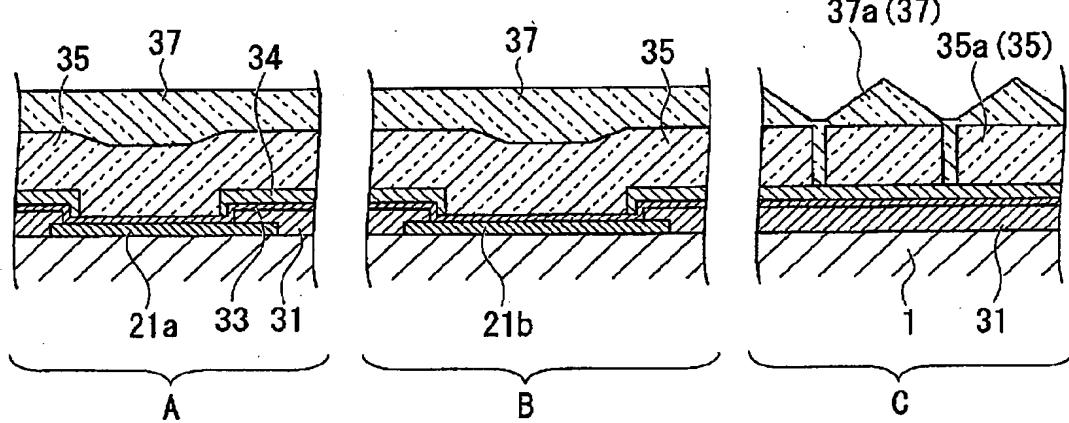


【図14】

(a)

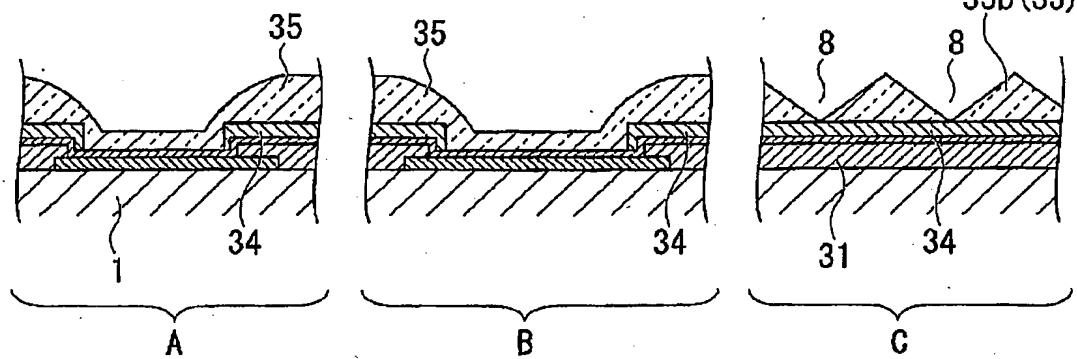


(b)

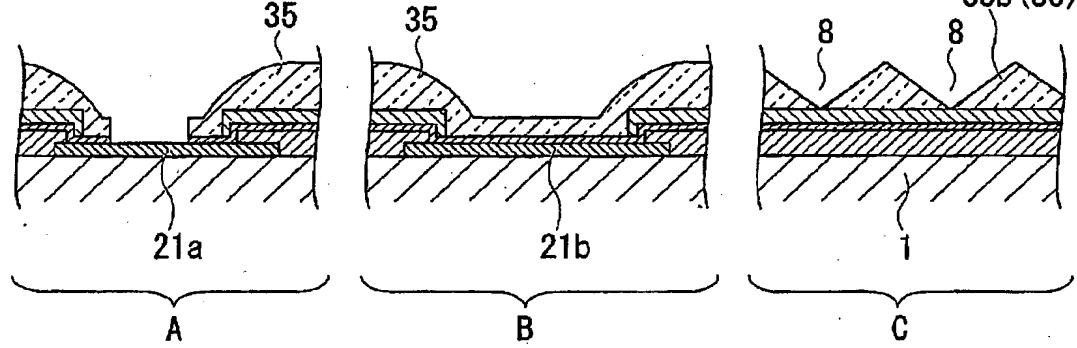


【図15】

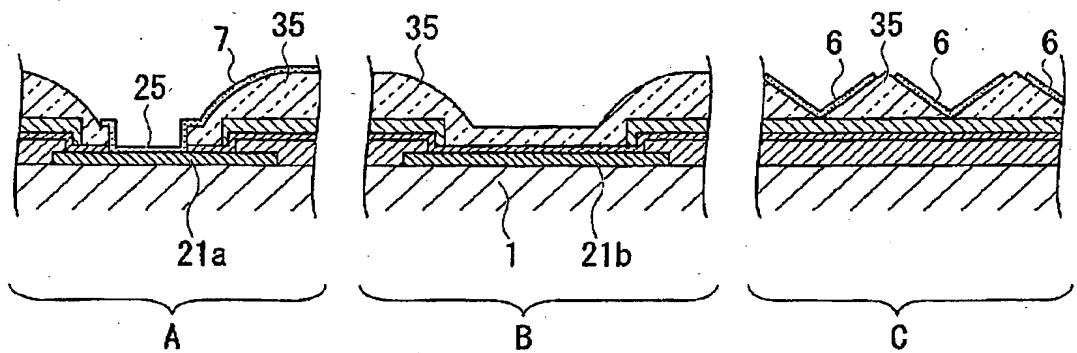
(a)



(b)

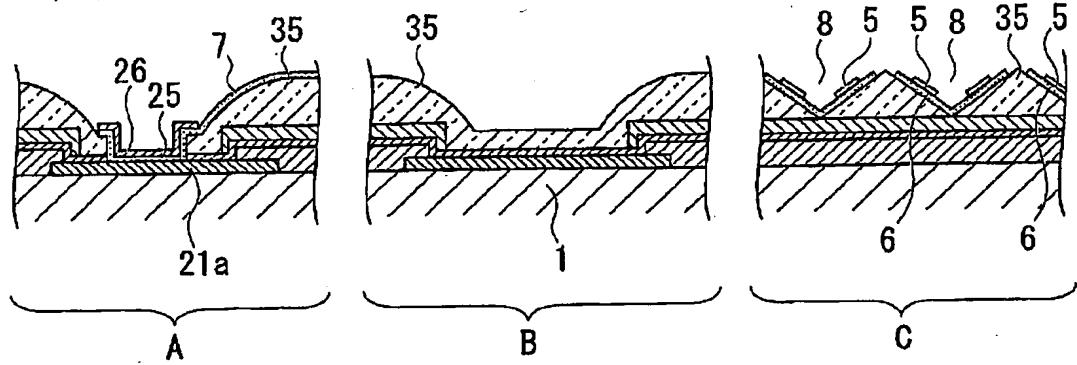


(c)

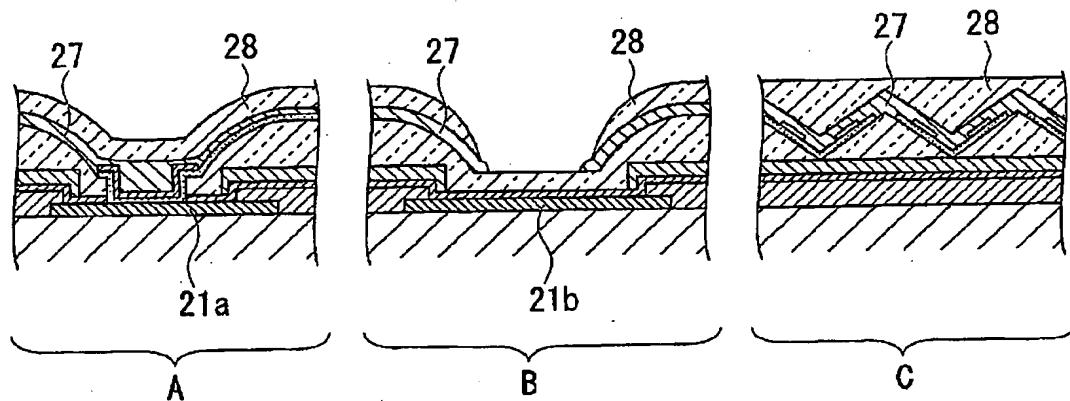


【図16】

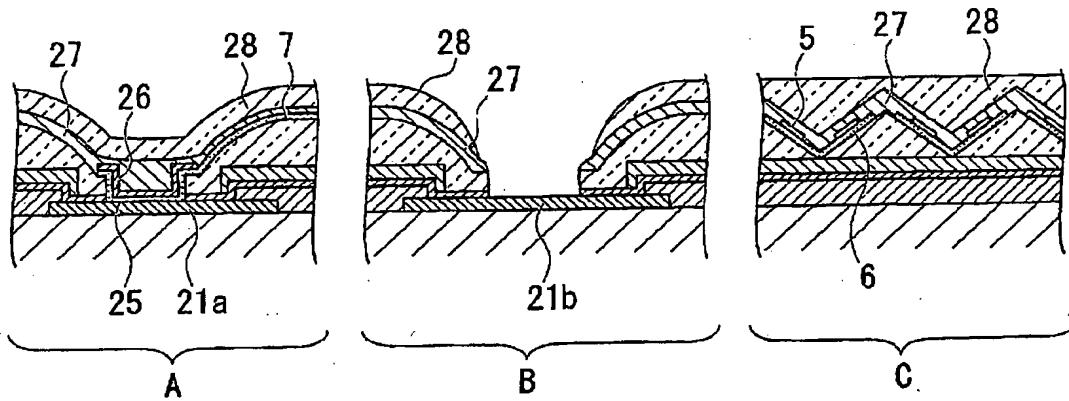
(a)



(b)



(c)



【書類名】要約書

【要約】

【課題】 1枚の基板に3個以上の巨大磁気抵抗素子を配置し、三軸方向の磁界の強さを検知することができる小型の磁気センサを得る。

【解決手段】 基板1上に形成された厚膜の平坦面に、X軸センサを構成する4個のGMR素子2a～2dとY軸センサを構成する4個のGMR素子3e～3hを配置する。Z軸センサは、厚膜の一部をエッチングして形成した複数の溝の斜面に形成した4個のGMR素子4i～4lで構成する。

【選択図】 図1

特願 2005-088828

出願人履歴情報

識別番号 [000004075]

1. 変更年月日 1990年 8月22日

[変更理由] 新規登録

住 所 静岡県浜松市中沢町10番1号
氏 名 ヤマハ株式会社